

報道関係者 各位

**東京大学生産技術研究所 / 東京大学大学院工学系研究科
記者会見開催のお知らせ**

発表タイトル：

「3次元積層 SSD (Solid-State Drive) に搭載するフラッシュメモリの消費電力を 68%低減する電源システムを開発」

発表日時：

2009 年 1 月 29 日 (木) 14 : 00 ~ 15 : 00

発表場所：

東京大学工学部列品館 1 階大会議室 (本郷キャンパス：文京区本郷 7 - 3 - 1)

発表者：

桜井 貴康 教授 東京大学生産技術研究所

竹内 健 准教授 東京大学大学院工学系研究科電気系工学専攻

発表概要：

フラッシュメモリの消費電力を従来から 68%低減する電源システムの開発に成功した。開発した電源システムとフラッシュメモリを 3 次元に積層した SSD (Solid-State Drive) により、パソコンやデータセンターの消費電力を大幅に下げ、地球環境に優しい IT システムを実現することができる。

発表内容：

文末の添付資料をご参照下さい。

発表雑誌など：

2009 年 2 月 10 日サンフランシスコにて開催される ISSCC(International Solid-State Circuits Conference)で発表される。

注意事項：

2009 年 2 月 10 日 (米国西海岸時間:14 時から 14 時半) に発表のため、公表は 2 月 11 日 (日本時間: 7 時半) 以降でお願いします。

問い合わせ先：

東京大学大学院工学系研究科電気系工学専攻

准教授 竹内 健

東京大学工学部広報室

特任教員 内田 麻理香

用語解説：

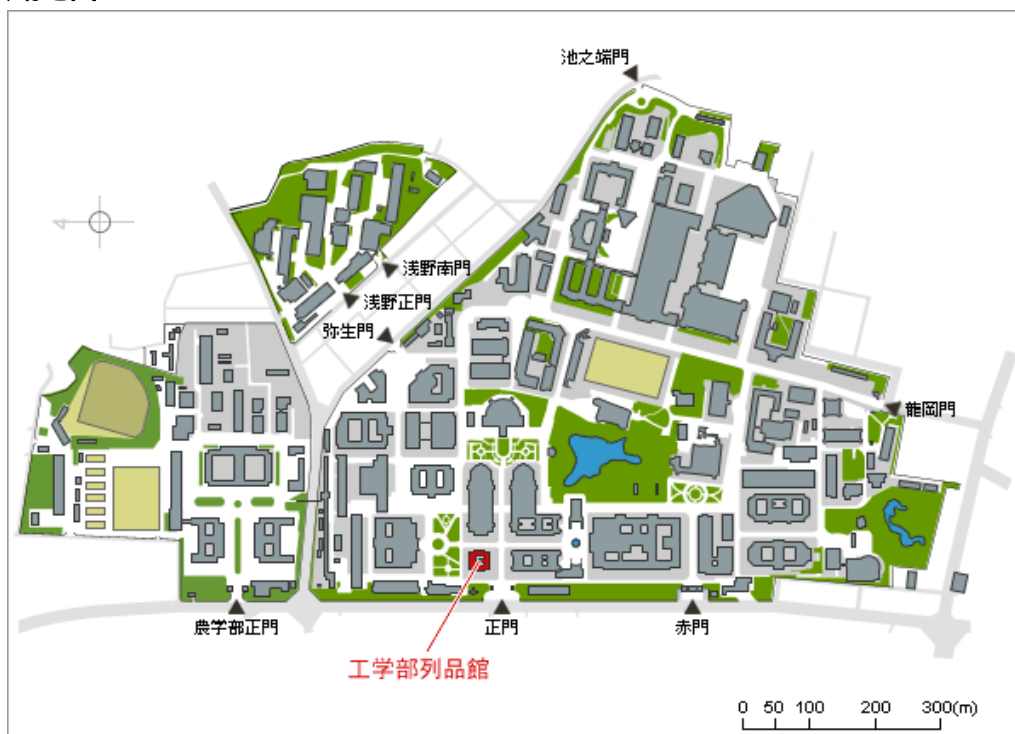
SSD (Solid-State Drive)：大容量のフラッシュメモリを、ハードディスクドライブの代わりに記憶媒体として用いる記憶ドライブ装置。

フラッシュメモリ：データの一括消去を特徴とする、電氣的にデータの読み書きが可能で電源を切ってもデータが消えない半導体記憶装置。

参考 URL：

<http://www.lsi.t.u-tokyo.ac.jp/>

会場地図：



【添付資料】発表内容

東京大学の生産技術研究所 桜井貴康教授・大規模集積システム設計教育研究センター 高宮真准教授・東京大学大学院工学系研究科 竹内健准教授のグループはフラッシュメモリの消費電力を従来から 68%低減する電源システムの開発に成功した。

図 1 に示すように、従来のフラッシュメモリでは電源電圧を 3.3V から 1.8V に下げると書き込み電圧(20V)発生回路の消費電力が著しく増大するという問題があった。従来はフラッシュメモリ内に書き込み電圧発生回路(Charge pump)を搭載していたのに対し、本技術では図 2 のように 3 次元 LSI 内に集積化されたインタポザー中のインダクタ・CMOS ロジックプロセスで作成した制御回路・フラッシュメモリプロセスで作成した高電圧 MOS スイッチと、最適なプロセス技術・回路で構成する。図 3 に示す 3 次元 SSD デモシステムを開発し、発生回路の消費電力を従来の 12%に低減できることを実証した(図 4)。本技術によりフラッシュメモリの動作電圧を 3V から 1.8V に低電圧化することが可能になり、フラッシュメモリ全体の消費電力を 68%低減することに成功した。

この技術を採用することで、フラッシュメモリを 3 次元に積層した、低消費電力 3 次元 SSD(Solid-State Drive)の実現が可能になる。3 次元 SSD はパソコンやデータセンターのハードディスクドライブを代替し、消費エネルギーが少なく地球環境に優しい IT システムを実現することを期待されている。なお、この成果は、2009 年 2 月 10 日に米国で開催される ISSCC(International Solid-State Circuit Conference)で発表される。

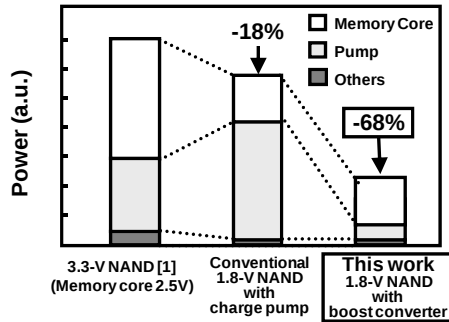


図1 消費電力の比較

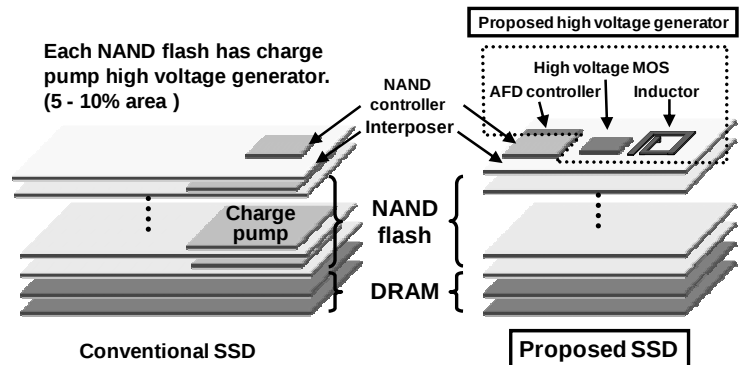


図2 従来のSSDと提案するSSD

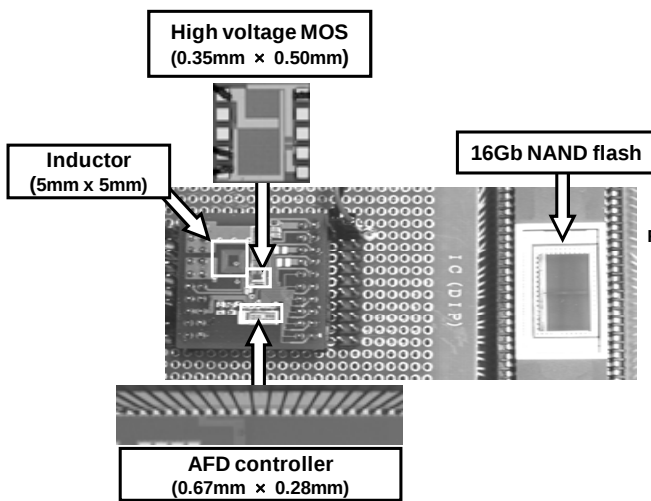


図3 3次元SSDデモシステムの写真



図4 3次元SSDデモシステムの信号波形